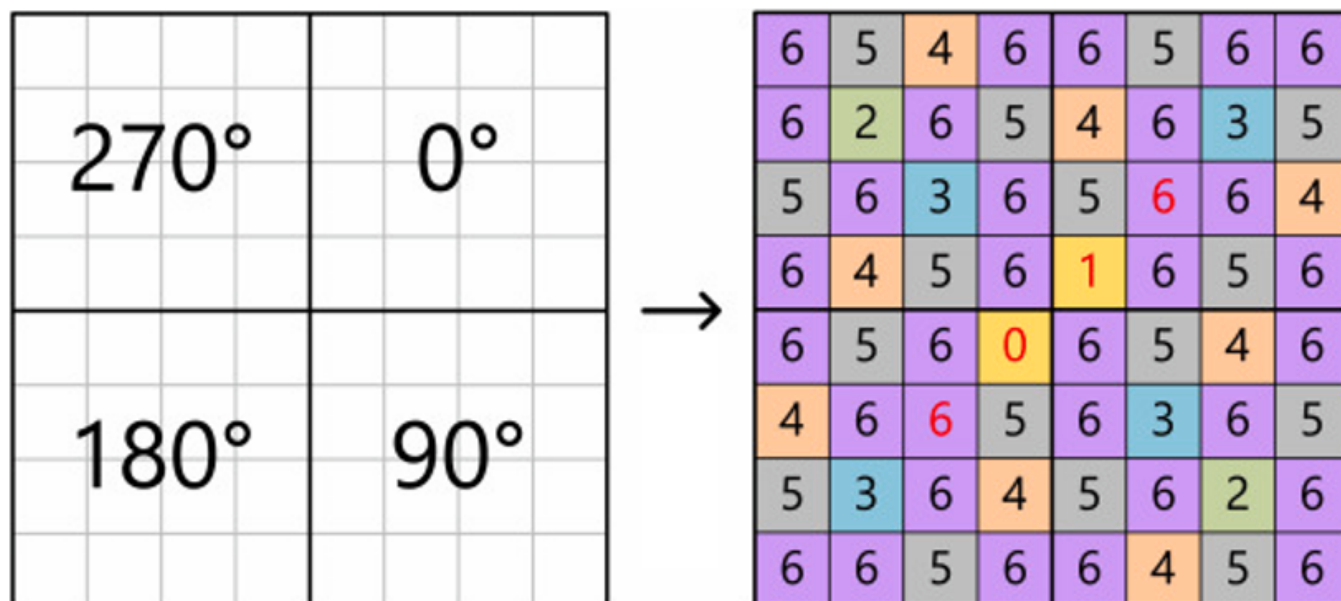




К публикации в журнале "Integration – the VLSI Journal" (Q2) издательства Elsevier принята статья "Hierarchical rotated binary placement for nonlinearity reduction in digital-to-analog converters" сотрудников ВШЭИМТ М. М. Пилипко и М. С. Енученко.

Авторами рассмотрена разработка схемы размещения элементов для двоичных цифро-аналоговых преобразователей (ЦАП). Емкостные ЦАП содержат массив конденсаторов, на который влияет несоответствие компонентов, возникающее при производстве интегральных схем. Схемы размещения являются эффективным решением для смягчения влияния систематического разброса на линейность преобразования данных. Ранее известные схемы размещения имеют некоторые слабые места, касающиеся размещения бит, - например, анизотропию.

Чтобы преодолеть эти недостатки, в данной статье предложен алгоритм для иерархического двоичного размещения с вращением. Эта схема размещения подходит для четных и нечетных разрешений. В диапазоне 4-10 бит она обеспечивает существенное улучшение линейности относительно других решений. Расширенные методы оценки подтверждают это улучшение. Также предлагается систематический подход к трассировке проводников независимо от разрешения.